

富硅氮化硅/c-Si 异质结中的电流输运机理研究*

丁文革[†] 桑云刚 于威 杨彦斌 滕晓云 傅广生

(河北大学物理科学与技术学院, 河北省光电信息材料重点实验室, 保定 071002)

(2012年6月9日收到; 2012年7月12日收到修改稿)

采用对靶磁控溅射方法在 p 型晶体硅 (c-Si) 衬底上沉积 n 型富硅氮化硅 (SiN_x) 薄膜, 形成了富硅 $\text{SiN}_x/\text{c-Si}$ 异质结. 异质结器件呈现出较高的整流比, 在室温下当 $V = \pm 2 \text{ V}$ 时为 1.3×10^3 . 在正向偏压下温度依赖的 $J-V$ 特性曲线可以分为三个明显不同的区域. 在低偏压区载流子的输运满足欧姆传输机理, 在中间偏压区的电流是由载流子的隧穿过程和复合过程共同决定的, 在较高偏压区的电输运以具有指数陷阱分布的空间电荷限制电流 (SCLC) 传输机理为主.

关键词: 对靶磁控溅射, 富硅氮化硅, 异质结, 传输机理

PACS: 73.63.-b, 73.40.Kp, 73.40.Qv

1 引言

硅基发光器件 (LED) 因其在全硅基光电集成电路中的潜在应用而备受关注. 很多研究已表明, 富硅 (SiN_x) 薄膜在室温下呈现出从近红外到紫外的可调强光致发光^[1-4] 和有效的可见电致发光 (EL)^[5-8], 而且相对于富硅氧化硅薄膜具有载流子注入势垒低和后退火处理温度低等优势, 因此富硅 SiN_x 薄膜成为硅基 LED 有源层的理想候选材料之一. 目前已有一些 SiN_x 基 EL 器件的研究报道, 如 Li 等^[9] 采用电子回旋 CVD 技术直接氮化硅表面形成 SiN_x 薄膜, 制备出 $\text{Au}/\text{SiN}_x/\text{Si}$ 结构的 LED 器件, Pei 等^[10] 在 $\text{Al}/\text{SiN}_x/\text{ITO}$ 结构中将采用 PECVD 方法沉积的 SiN_x 薄膜作为 EL 器件的发光有源层, Huang 等^[11] 利用射频辉光放电系统制备的包含硅量子点的非晶 SiN_x 薄膜作为 $\text{Al}/\text{SiN}_x/\text{ITO}$ 结构的发光有源层等等. 但是关于 SiN_x 基 EL 器件中载流子输运机理的研究还较少^[11,12], 而且主要分析了能够产生 EL 的较高偏压时的情况. 关于 SiN_x 基 EL 器件中载流子的温度依赖特性的研究尚未见报道. 实际上还应考虑到 EL 器件中异质结构的界面缺陷以及富硅 SiN_x 薄膜中

的陷阱密度和能级分布等因素, 都将影响载流子的输运过程, 使得器件中电荷传导行为可能不只一种机理起作用. 本文通过对温度依赖的 $J-V$ 特性进行详细分析, 给出了正向偏压下富硅 $\text{SiN}_x/\text{c-Si}$ 异质结器件的电流输运机理. 这对于了解 SiN_x 基 EL 器件中有源层的微观结构特征, 从而进一步改善器件 EL 性能具有重要意义.

2 实验

采用对靶磁控溅射技术制备 a- $\text{SiN}_x\text{:H}$ 薄膜. 以电阻率为 $5.0\text{--}10 \Omega\cdot\text{cm}$, 掺杂浓度为 $2 \times 10^{15} \text{ cm}^{-3}$ 的 p 型单晶双抛 Si(100) 作为衬底. 沉积之前先对 Si 衬底进行清洗以去除表面氧化层与污渍. 然后放入溅射装置中进行薄膜沉积. 每次溅射前在 Ar 环境中放电半小时, 以除去 Si 靶表面的氧化层及其他杂质. 采用 N_2 和 H_2 作为反应气体源, 沉积气压控制在 0.6 Pa , N_2 和 H_2 的流量分别为 4.5 sccm 和 30 sccm , 沉积温度为 $200 \text{ }^\circ\text{C}$. 通过溅射时间来控制所沉积的 SiN_x 薄膜的膜层厚度. 沉积完成后分别在 p-Si 衬底背面和 SiN_x 膜层上蒸镀铝作为底电极和顶电极, 顶电极为一系列面积为 $3.14 \times 10^{-6} \text{ m}^2$

* 国家自然科学基金 (批准号: 60940020)、河北省自然科学基金 (批准号: E2012201059) 和河北省重点基础研究项目 (批准号: 12963930D) 资助的课题.

[†] E-mail: dwg@hbu.edu.cn

的圆形电极. 从而形成了如图 1 所示的 Al/SiN_x/p-Si/Al 结构的器件. 其中 SiN_x 膜层厚度约为 120 nm. 为使电极与 p-Si 衬底间形成良好接触, 将其在 N₂ 气中进行了 400 °C 常规热退火处理, p-Si 衬底与底电极的 *J-V* 特性曲线如图 3 插图所示, 由图可见电流密度与电压呈线性关系, 说明底电极与 p-Si 衬底形成了良好的欧姆接触. 当底电极接电源正极, 顶电极接负极时定义为正向偏置.

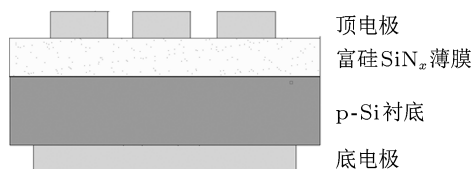


图 1 Al/SiN_x/p-Si/Al 结构器件

采用日本生产的 JXA-8230 型号电子探针显微分析仪测量所沉积 SiN_x 薄膜的硅/氮原子比 (*x*).

表 1 电子探针显微分析仪测量结果

元素	位置 I	位置 II	位置 III	位置 IV	位置 V	平均值
N 原子 /%	58.6	58.9	59.4	59.4	57.2	58.7
Si 原子 /%	41.4	41.1	40.6	40.6	46.8	42.1

为进一步了解薄膜的微观结构特征, 图 2 给出了所沉积薄膜的 Raman 散射谱. 其中 140 和 480 cm⁻¹ 附近的峰对应于非晶 Si 的一级 TA 和 TO 声子散射, 这两个散射峰的出现说明所沉积薄膜中存在非晶硅 (a-Si) 团簇, 即所制备的富硅的 SiN_x 薄膜中镶嵌有 a-Si 团簇.

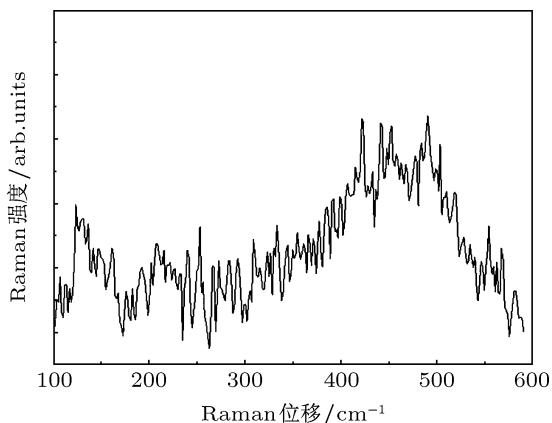


图 2 富硅 SiN_x 薄膜的 Raman 谱

图 3 是器件在室温下的 *J-V* 特性曲线, 由图可见, 在施加 0—0.6 V 正向偏压时, 随电压增大,

采用法国 HORIBA Jobin Yvon 公司生产的 HR800 型显微 Raman 光谱仪测量薄膜的 Raman 散射谱. 利用 Keithley 公司生产的 2400-SCS 型半导体参数测试仪和 Janis 公司生产的 CCS-350S 循环制冷机配合实现不同温度下器件的电流密度与电压关系测量.

3 结果与讨论

电子探针显微分析仪可用于定量分析薄膜样品中元素的种类和含量. 表 1 是利用电子探针显微分析仪对所沉积 SiN_x 薄膜中硅、氮原子含量的测量结果, 其中给出了薄膜中五个不同位置的硅、氮原子百分比及其平均值. 计算表明, 所制备的 SiN_x 薄膜中 *x* ≈ 0.72, 小于氮化硅薄膜的化学计量比 *x* = 1.33, 因此所制备的薄膜为富硅的 SiN_x 薄膜.

器件的电流密度增长缓慢. 当偏压 *V* > 0.6 V 时, 电流密度随电压增加显著升高. 在反向偏压下, 样品随电压的增大, 电流密度变化不明显. 器件表现出了较好的整流特性, 在 |*V*| = 2 V 时, 正向电流密度 *J_F* = 5 × 10⁻² A/cm², 反向电流密度 *J_R* = 3.84 × 10⁻⁵ A/cm², 则整流比 *J_F*/*J_R* = 1.3 × 10³. 较高的整流比表明, 富硅 SiN_x 层是 n 型掺杂的. 这可以由该层制备过程中氮的引入来解释, 氮在硅薄膜中充当 n 型掺杂剂 [13].

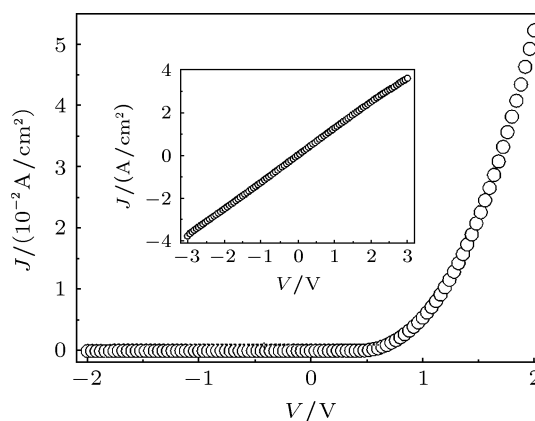


图 3 器件的室温 *J-V* 特性曲线

正向偏置下, 器件在双对数坐标下的温度依赖 J - V 特性曲线如图 4 所示. 从图中可以看出, 电流密度随电压的变化可以分为三个明显不同的区域: 低偏压区 I ($V < 0.08$ V)、中间偏压区 II ($V \sim 0.08$ — 1.3 V)、较高偏压区 III ($V > 1.45$ V). 不同区域内电流密度随电压的变化规律不同, 这意味着不同偏压时在异质结中存在着不同的运输机理.

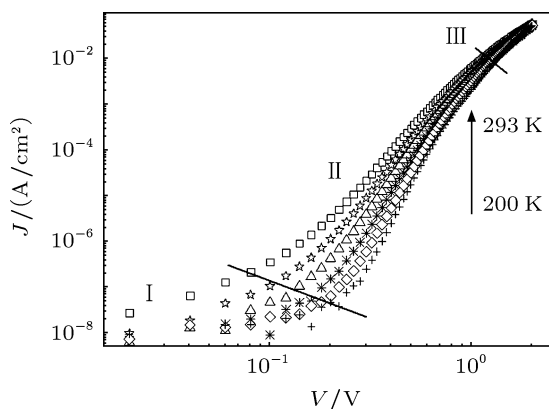


图 4 器件的温度依赖 J - V 特性曲线

在低偏压区 I, 双对数坐标下 J - V 曲线斜率约为 1, 即电流密度与电压呈线性关系, 因此在此区间内载流子的传输满足欧姆传输机理.

在中间偏压区 II, 我们采用异质结整流模型对 J - V 曲线进行拟合. 该模型中电流密度 J 与外加偏压 V 之间的关系为

$$J = J_0 \exp[A(V - IR)], \quad (1)$$

这里, J_0 为反向饱和电流密度, R 为总的串联电阻, 通常假设其与所施加的电压无关. 一般解释通过异质结的电流传输机理有两种 [14,15]:

1) 当隧穿机理起主要作用时, A 为与温度无关的常数.

2) 当运输主要通过耗尽层中载流子复合来完成时, A 满足

$$A = \frac{q}{nkT}, \quad (2)$$

即 A 与 $1/T$ 呈线性关系. 式中 k 为波尔兹曼常数, n 为理想因子, 一般 $n = 1$ — 2 . 同时, 反向饱和电流密度满足

$$J_0 \propto \exp(-E_g/nkT), \quad (3)$$

即 $\ln J_0$ 与 $1/T$ 呈线性关系, 式中 E_g 是载流子复合所在区域的禁带宽度.

利用 (1) 式对中间电压区 II 的 J - V 曲线进行拟合, 拟合参数列于表 2. 由表 2 可见, 在不同温度

下 A 值变化很小, 这说明在此偏压范围内存在着隧穿过程. 器件的理想因子 n 较大, 在 2.6—3.6 之间变化. 在 GaN p-n 结 LED 的研究中, 把理想因子大于 2 的情况归结为载流子的隧道复合 [16,17]. 这里关于隧穿过程可由富硅 SiN_x 层中纳米硅团簇和缺陷态形成的隧穿路径进行解释, 即注入的载流子经由富硅 SiN_x 薄膜中分布的大量纳米硅团簇和缺陷态的隧穿被传输. 另外, Cen 等 [18] 和 Yu 等 [19] 的研究均表明, 退火可以部分消除富硅 SiN_x 薄膜中的缺陷态, 从而使通过缺陷态的隧穿被抑制. 为此我们将制备的富硅 SiN_x 薄膜在氮气中进行 800°C 退火处理, 然后仍形成图 1 所示的器件结构, 图 5 为富硅 SiN_x 薄膜退火前后形成的两个器件 (D1 和 D2) 在室温下的 J - V 特性曲线. 图中将薄膜退火后形成的器件 D2 的电流密度值乘以 300, 以便于两曲线进行比较. 由图可见, 器件的开启电压从 0.6 V 增加到了 0.95 V, 电流密度下降了两个数量级. 即退火处理后, 通过缺陷态的隧穿明显被抑制, 即使存在着纳米 a-Si 形成的隧穿通道, 这一隧穿也是非常微弱的. 所以在此偏压范围内, 通过缺陷态的载流子隧穿过程起主导作用.

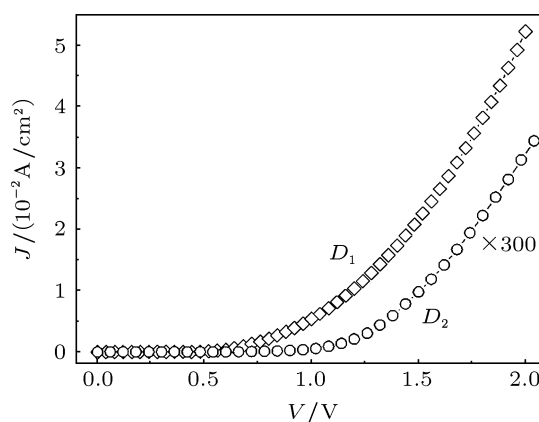


图 5 器件 D1 和 D2 在室温下的 J - V 特性曲线

同时, 由表 2 可知, A 值随温度升高而略有减小, 并且 A 与 $1/kT$ 成线性关系 (见图 6), 说明在此偏压范围内的电流并非完全由隧穿过程所决定, 还与异质结耗尽层中载流子复合过程有关. 图 7 给出了饱和电流密度与温度的关系, 由图可见, $\ln J_0$ 与 $1/T$ 呈线性关系, 结合 (3) 式可得, 载流子复合所在区域的禁带宽度 $E_g \approx 3.88$ eV, 此值应为富硅 SiN_x 薄膜的带隙宽度, 这说明在中间电压区 II 还存在复合电流, 并且载流子的复合过程发生在富硅 SiN_x 膜层一侧. 这与徐刚毅等 [15] 对 n 型纳米硅/p 型单晶硅异质结二极管的分析结果有相似之

处, 他们认为载流子的复合过程主要发生在耗尽层中纳米硅薄膜层一侧. 综合以上分析可见, 在中间偏压区 II 的电流是由载流子的隧穿过程和复合过程共同决定的.

表 2 第二区间的 $J-V$ 曲线的拟合参数

T/K	A/V^{-1}	n	$J_0/(A/cm^2)$	$R/k\Omega$
293	15.1	2.6	6.0×10^{-8}	1.00
280	15.2	2.7	2.5×10^{-8}	1.05
260	15.4	2.9	9.6×10^{-9}	1.08
240	15.6	3.1	7.3×10^{-9}	1.19
220	16.0	3.3	3.5×10^{-9}	1.40
200	16.0	3.6	1.6×10^{-9}	1.45

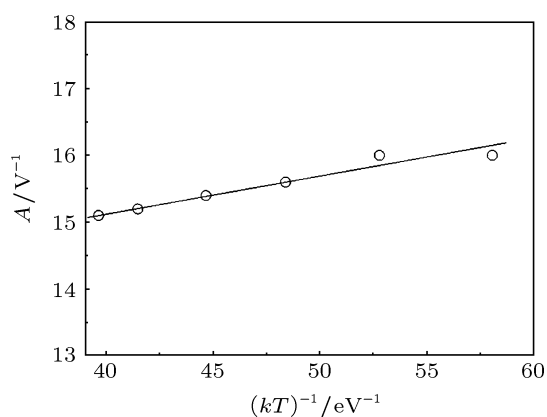


图 6 A 与温度倒数的关系

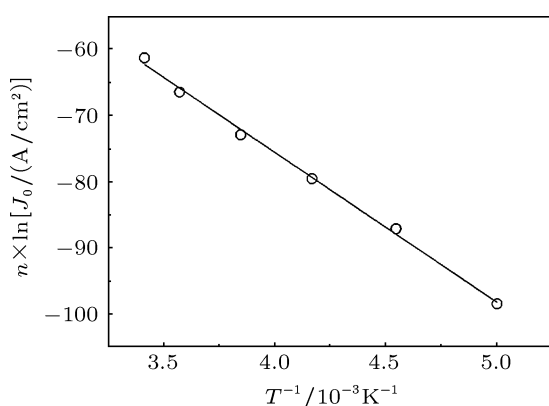


图 7 饱和电流密度与温度倒数的关系

在较高偏压区 III, 将双对数坐标下的 $J-V$ 曲线重新示于图 8 (其中各符号表示实验数据点). 由图可见, $\log J - \log V$ 呈线性关系, 其斜率随温度升高而减小. 若用直线拟合不同温度下的实验数据, 发

现各直线相交于一点, 交点处的电压为 2.17 V, 如图 8 所示, 这可由 Mark 等 [20] 的具有指数陷阱分布的 SCLC 模型来解释. 如果传输介质中存在按指数分布的陷阱态, 那么载流子在传输的过程中将被陷阱所俘获, 从而自由载流子的数量减少, 随着电压的增加, 费米能级将高于陷阱态能级, 自由载流子将填满陷阱, 从而自由载流子会有大量的增长 [21]. 假设指数分布的陷阱和大多数载流子具有不变的迁移率, 则电流密度满足 [20-22]

$$J = q^{1-l} \mu_p N_\nu \left(\frac{2l+1}{l+1} \right)^{l+1} \left(\frac{l}{l+1} \frac{\varepsilon_s \varepsilon_0}{N_t} \right)^l \times \frac{V^{l+1}}{d^{2l+1}}, \quad (4)$$

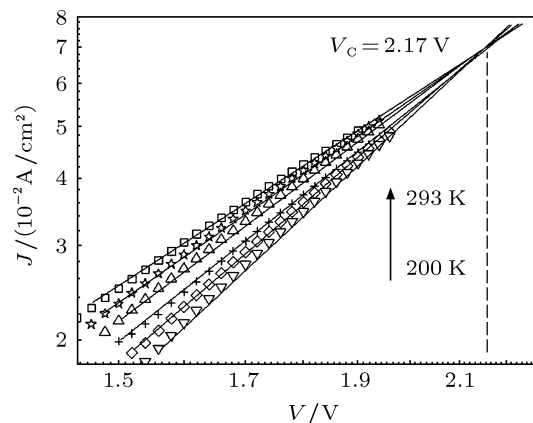


图 8 第三区间的 $J-V$ 曲线

N_t 是陷阱密度, ε_0 是真空介电常数, ε_s 是相对介电常数, μ_p 是空穴迁移率, N_ν 是传输态密度, d 是膜的厚度, $l = T_t/T$, T 是测量温度. T_t 是特征温度, 与陷阱分布的特征能量 ($E_t = kT_t$) 有关. 由 (4) 式可见 $J \propto V^m$, 其中指数因子 $m = T_t/T + 1$. 这里指数因子 m 与温度倒数的变化关系如图 9 所示. 由图可见指数因子随着温度的升高而下降, 这种变化趋势与 SCLC 理论给出的结论是一致的. 由图中直线的斜率可以直接得到特征温度 $T_t = 721$ K, 此值处于 a-Si 的特征温度 (312—1300 K) 范围之内 [23], 相应的特征能量 $E_t = 0.06$ eV, 这接近于 Shen 等 [22] 关于纳米 a-Si 薄膜特征能量的计算结果 ($E_t = 0.08$ eV). Kumar 等 [24] 进一步将 (4) 式近似为阿列纽斯形式

$$J \propto \exp(-E_a/kT), \quad (5a)$$

其中激活能

$$E_a = E_t \ln \left(\frac{q N_t d^2}{2 \varepsilon_0 \varepsilon_s V} \right). \quad (5b)$$

在较高偏压区III的范围内,取 $V = 1.8 \text{ V}$, 得到的 $\ln(J)$ 随 $1/T$ 的变化如图 10 所示. 由 (5a) 式可见, 图 10 中直线的斜率即激活能 E_a , 将其代入 (5b) 式可得出陷阱密度 N_t , 经计算得 $N_t = 0.98 \times 10^{17} \text{ cm}^{-3}$.

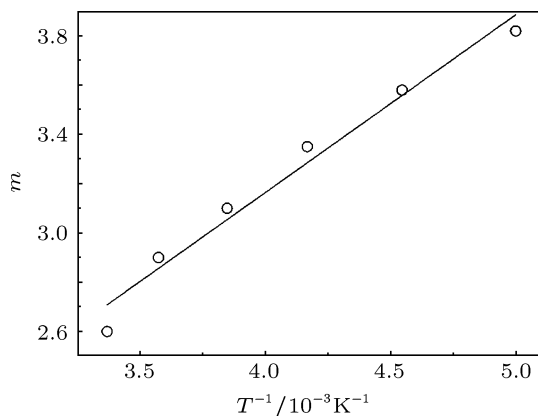


图9 指数因子 m 与温度倒数的变化关系

由于在图 8 中交点电压 ($V_C = 2.17 \text{ V}$) 处, 电流密度不依赖于温度, 由 (5a) 式可知此处激活能 $E_a = 0$, 将其代入 (5b) 式, 得交点处电压 V_C 为

$$V_C = \frac{qN_t d^2}{2\varepsilon_0 \varepsilon_s} \quad (6)$$

利用上式得到的陷阱密度 $N_t = 1.0 \times 10^{17} \text{ cm}^{-3}$, 与前面得出的陷阱密度值 ($0.98 \times 10^{17} \text{ cm}^{-3}$) 具有很好的一致性. Ratiq 等 [20] 将较高偏压下 Al/纳米晶硅/p-Si/Al 结构器件中载流子的注入, 归因于具有指数陷阱分布的 SCLC 传导机理, 并认为陷阱态 (陷阱密度 $N_t = 2.3 \times 10^{17} \text{ cm}^{-3}$) 主要关联于纳

米晶硅, 并与其尺寸有关. 我们认为这里的陷阱态可能来源于富硅 SiN_x 薄膜中的缺陷态, 尤其是富硅区域形成的 a-Si 团簇表面的缺陷态的贡献.

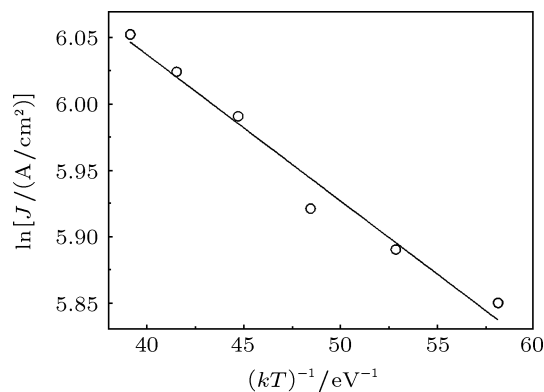


图10 不同温度下 $\ln(J)$ 与温度倒数的关系

4 结论

采用对靶磁控溅射方法在 p 型 c-Si 衬底上沉积 n 型富硅 SiN_x 薄膜, 形成了富硅 $\text{SiN}_x/\text{c-Si}$ 异质结. 异质结器件呈现出较高的整流比, 在室温下当 $V = \pm 2 \text{ V}$ 时为 1.3×10^3 . 通过温度依赖的 $J-V$ 特性曲线分析了器件的载流子传输机理, 结果表明在低偏压区载流子的输运属于欧姆传输机理, 中间偏压区的电流是由载流子的隧穿过程和复合过程共同决定的. 较高偏压区以具有指数陷阱分布的 SCLC 传输机理为主, 其中陷阱密度为 $1.0 \times 10^{17} \text{ cm}^{-3}$.

- [1] Park N M, Choi C J, Seong T Y, Park S J 2001 *Phys. Rev. Lett.* **86** 1355
- [2] Dal Negro L, Yi J H, Kimerling L C, Hamel S, Williamson A, Galli G 2006 *Appl. Phys. Lett.* **88** 183103
- [3] Makarova M, Vuckovic J, Sanda H, Nishi Y 2006 *Appl. Phys. Lett.* **89** 221101
- [4] Wang M, Xie M, Ferraioli L, Yuan Z, Li D, Yang D, Pavesi L 2008 *J. Appl. Phys.* **104** 083504
- [5] Chen L Y, Chen W H, Hong F C N 2005 *Appl. Phys. Lett.* **86** 193506
- [6] Huang R, Chen K J, Han P G, Dong H P, Wang X, Chen D Y, Li W, Xu J, Ma Z Y, Huang X F 2007 *Appl. Phys. Lett.* **90** 093515
- [7] Warga J, Li R, Basu S N, Negro D 2008 *Appl. Phys. Lett.* **93** 151116
- [8] Cen Z H, Chen T P, Ding L, Liu Y, Wong J I, Yang M, Liu Z, Goh W P, Zhu F R, Fung S 2009 *Appl. Phys. Lett.* **94** 041102
- [9] Li A P, Zhang L, Zhang Y X, Qin G G, Wang X, Hu X W 1996 *Appl. Phys. Lett.* **69** 4
- [10] Zingway Pei, Chang Y R, Hwang H L 2002 *Appl. Phys. Lett.* **80** 2839
- [11] Huang R, Song J, Wang X, Guo Y Q, Song C, Zheng Z H, Wu X L, Chu P K 2012 *Opt. Lett.* **37** 692
- [12] Wang M, Huang J, Yuan Z, Anopchenko A, Li D, Yang D, Pavesi L 2008 *J. Appl. Phys.* **104** 083505
- [13] Zhang J Q, Feng L H, Cai W, Zheng J G, Cai Y P, Li B, Wu L L, Shao Y 2002 *Thin Solid Films* **414** 113
- [14] Song D Y, Cho E C, Conibeer G, Huang Y D, Martin A 2007 *Appl. Phys. Lett.* **91** 123510
- [15] Xu G Y, Wang T M, Wang G L 2001 *J. Functional Materials and Devices* **7** 0045 (in Chinese) [徐刚毅, 王天民, 王金良 2001 功能材料与器件学报 **7** 0045]
- [16] Casey H C, Muth J, Krishnankutty S, Zavada J M 1996 *Appl. Phys. Lett.* **68** 2867
- [17] Perlin P, Osinski M, Eliseev P G, Smagley V A, Mu J, Banas M,

- Sartori P 1996 *Appl. Phys. Lett.* **69** 1680
- [18] Cen Z H, Chen T P, Ding L, Liu Y, Wong J I, Yang M, Liu Z, Goh W P, Zhu F R, Fung S 2009 *J. Appl. Phys.* **105** 123101
- [19] Yu X K, Shao L, Chen Q Y, Trombetta L, Wang C Y, Dharmiah-gari B, Wang X M, Chen H, Ma K B, Liu J R, Ch W K 2006 *Nucl. Instrum. Methods Phys. Res. B* **249** 414
- [20] Mark P, Helfrich W 1962 *J. Appl. Phys.* **33**, 205
- [21] Ratiq M A, Tsuchiya Y, Mizuta H, Oda S, Uno S, Durrani Z A K, Milne W I 2005 *Appl. Phys. Lett.* **87** 182101
- [22] Shen Z, Kortshagen U, Campbell S A 2004 *J. Appl. Phys.* **96** 2204
- [23] Furukawa S, Kagawa T, Matsumoto N 1982 *Solid State Commun* **44** 927
- [24] Kumar V, Jain S C, Kapoor A K, Poortmans J, Mertens R 2003 *J. Appl. Phys.* **94** 1283

Current transport mechanism in silicon-rich silicon nitride/c-Si heterojunction*

Ding Wen-Ge[†] Sang Yun-Gang Yu Wei Yang Yan-Bin
Teng Xiao-Yun Fu Guang-Sheng

(College of Physics Science and Technology, Hebei University, Hebei key laboratory of Optic-electronic Information Materials, Baoding 071002, China)

(Received 9 June 2012; revised manuscript received 12 July 2012)

Abstract

The n-type Si-rich SiN_x film is deposited on a p-type crystalline Si (c-Si) substrate by facing target sputtering technique, and the Si-rich SiN_x/c-Si heterojunction device is finally formed. The heterojunction device shows a high rectification ratio (1.3×10^3 at ± 2 V) at room temperature. Three distinct regions of temperature-dependence *J-V* characteristic curve can be identified, where different current density variations are indicated. In the low voltage range the current follows Ohmic behavior. In the intermediate range of voltage the current is governed by tunneling and recombination process, while space-charge-limited current (SCLC), with an exponential distribution of trapping states, dominates the conduction mechanism in the relatively high voltage range.

Keywords: facing target sputtering, Si-rich silicon nitride, heterojunction, transport mechanism

PACS: 73.63.-b, 73.40.Kp, 73.40.Qv

* Project supported by the National Natural Science Foundation of China (Grant No. 60940020), the Natural Science Foundation of Hebei Province, China (Grant No. E2012201059), and the Key Basic Research Project of Hebei Province, China (Grant No. 12963930D).

[†] E-mail: dwg@hbu.edu.cn